

POWER SOURCE CIRCUIT

Patent Number: JP2000132248
Publication date: 2000-05-12
Inventor(s): SHIMANUKI HIDEYA
Applicant(s): NEC FUKUSHIMA LTD
Requested Patent: JP2000132248
Application Number: JP19980307640 19981028
Priority Number(s):
IPC Classification: G05F1/56; H02M3/00
EC Classification:
Equivalents: JP2974314B2

Abstract

PROBLEM TO BE SOLVED: To stabilize a voltage of a load terminal by performing output voltage detection from a connection point between a first smooth circuit and a second smooth circuit, comparing the output voltage with a reference voltage, generating a pulse width control signal and, at the same time, detecting voltage lowering of a second coil and correcting an output voltage detection value.

SOLUTION: An input voltage 23 is inputted to a switching part 1, an output pulse voltage of this switching part 1 is rectified by rectifying diodes 2 and 3, and an output voltage is detected from a point A in a first stage of a smooth filter composed of a coil 4 and a capacitor 5. A differential voltage between this output voltage and a reference voltage by a Zener diode 13 is amplified by an amplifier 8, fed back from a Duty, and a pulse width of the switching part 1 is controlled. Then, voltage lowering by an output current flowing to a load 22 in a second stage of a smooth filter composed of a coil 6 and a capacitor 7 is detected by an amplifier 9 and an output voltage detected value is finely adjusted.

Data supplied from the **esp@cenet** database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-132248

(P2000-132248A)

(43)公開日 平成12年5月12日 (2000.5.12)

(51)Int.Cl.⁷

G 05 F 1/56
H 02 M 3/00

識別記号

3 1 0

F I

G 05 F 1/56
H 02 M 3/00

テーマコード(参考)

3 1 0 D 5 H 4 3 0
P 5 H 7 3 0

審査請求 有 請求項の数5 O.L (全7頁)

(21)出願番号

特願平10-307640

(22)出願日

平成10年10月28日 (1998.10.28)

(71)出願人 390001074

福島日本電気株式会社

福島県福島市清水町字一本松1番地の1

(72)発明者 島貫 英也

福島県福島市清水町字一本松1番地の1

福島日本電気株式会社内

(74)代理人 100108578

弁理士 高橋 詔男 (外3名)

Fターム(参考) 5H430 BB01 BB09 BB11 BB20 CC07

EE00 FF04 FF13 FF15 FF17

GG02 GG05 HH03 JJ04 JJ07

5H730 AA00 AS01 BB11 BB21 DD00

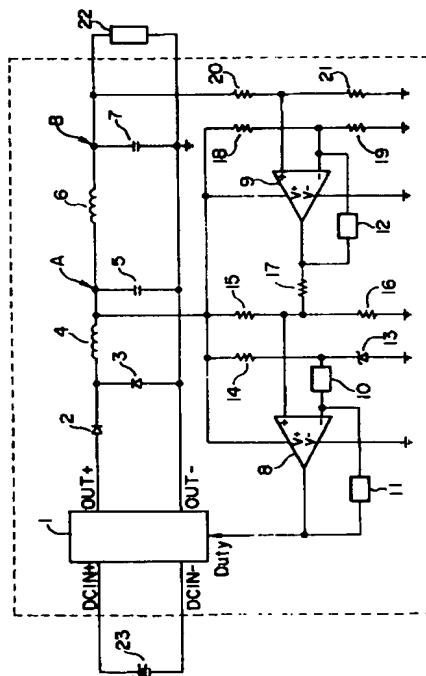
EE08 EE10 FD01 FG05 FV05

(54)【発明の名称】 電源回路

(57)【要約】

【課題】 制御系の安定が高く、負荷端の電圧を安定化させることができる電源回路を提供する。

【解決手段】 入力直流電圧をパルス幅制御して所定の直流出力を取り出すスイッチング電源であって、第1のコイルと第1のコンデンサによって形成された第1の平滑回路と、第2のコイルと第2のコンデンサによって形成され前記第1の平滑回路の出力側に直列接続された第2の平滑回路と、前記第1の平滑回路と前記第2の平滑回路の接続点から出力電圧検出を行い、基準電圧との比較により前記パルス幅制御信号を生成する第1の増幅器を含んだ帰還回路と、前記第2のコイルの電圧降下を検出して前記出力電圧検出値を補正する第2の増幅器とを具備したことを特徴とする。また、他の実施形態では、前記基準電圧がシャントレギュレータによって生成され、前記第2の増幅器の出力が前記シャントレギュレータの電圧を補正することを特徴とする。



【特許請求の範囲】

【請求項1】 入力直流電圧をパルス幅制御して所定の直流出力を取り出すスイッチング電源であって、第1のコイルと第1のコンデンサによって形成された第1の平滑回路と、第2のコイルと第2のコンデンサによって形成され前記第1の平滑回路の出力側に直列接続された第2の平滑回路と、前記第1の平滑回路と前記第2の平滑回路の接続点から出力電圧検出を行い、基準電圧との比較により前記パルス幅制御信号を生成する第1の増幅器を含んだ帰還回路と、前記第2のコイルの電圧降下を検出して前記出力電圧検出値を補正する第2の増幅器とを具備してなる電源回路。

【請求項2】 前記第1および第2の増幅器の電源は、前記第1の平滑回路と前記第2の平滑回路の接続点からとられたことを特徴とする請求項1に記載の電源回路。

【請求項3】 前記第1および第2の増幅器の電源は、出力端からとられたことを特徴とする請求項1に記載の電源回路。

【請求項4】 前記基準電圧は、ツエナーダイオードによって生成されたことを特徴とする請求項1ないし3のいずれかに記載の電源回路。

【請求項5】 前記基準電圧は、シャントレギュレータによって生成され、前記第2の増幅器の出力が前記シャントレギュレータの電圧を補正することを特徴とする請求項1ないし3のいずれかに記載の電源回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、マイクロコンピュータ等の電子装置に電源を供給する電源回路に関し、特に電源回路の出力電圧検出点に関する。

【0002】

【従来の技術】従来の電源回路の第1の回路例を図6に示す。この回路では、電源の出力電圧の検出点を1段目の平滑フィルタのコイル4と2段目の平滑フィルタのコイル6の接続点から行っていた。また、図7に示す従来の電源回路の第2の回路例では出力電圧の検出点を負荷22の両端とした回路も使用されていた。

【0003】

【発明が解決しようとする課題】ところが上述の図6に示す回路の方法によれば、検出点の電圧は安定化できるが、負荷22の変化が大きいと2段目の平滑フィルタのコイル6及びプリント基板の銅箔パターンや接続線の抵抗により負荷22の両端の電圧は、安定化出来ないという課題があった。

【0004】また、図7に示す従来の電源回路の第2の回路例のように、出力電圧の検出点を負荷22の両端と

すると、負荷Rの両端の電圧は安定化出来るが、電圧帰還ループ内にLとCによるフィルタが2段入る為、原理的に位相が180°遅れ、制御系が発振しやすいため、位相設計が難しいという課題があった。

【0005】本発明はこのような背景の下になされたもので、制御系の安定が高く、負荷端の電圧を安定化させることができる電源回路を提供することを目的とする。

【0006】

【課題を解決するための手段】請求項1に記載の発明は、入力直流電圧をパルス幅制御して所定の直流出力を取り出すスイッチング電源であって、第1のコイルと第1のコンデンサによって形成された第1の平滑回路と、第2のコイルと第2のコンデンサによって形成され前記第1の平滑回路の出力側に直列接続された第2の平滑回路と、前記第1の平滑回路と前記第2の平滑回路の接続点から出力電圧検出を行い、基準電圧との比較により前記パルス幅制御信号を生成する第1の増幅器を含んだ帰還回路と、前記第2のコイルの電圧降下を検出して前記出力電圧検出値を補正する第2の増幅器とを具備してなる電源回路を提供する。

【0007】請求項2に記載の発明は、前記第1および第2の増幅器の電源が、前記第1の平滑回路と前記第2の平滑回路の接続点からとられたことを特徴とする請求項1に記載の電源回路を提供する。

【0008】請求項3に記載の発明は、前記第1および第2の増幅器の電源が、出力端からとられたことを特徴とする請求項1に記載の電源回路を提供する。

【0009】請求項4に記載の発明は、前記基準電圧が、ツエナーダイオードによって生成されたことを特徴とする請求項1ないし3のいずれかに記載の電源回路を提供する。

【0010】また請求項5に記載の発明は、前記基準電圧が、シャントレギュレータによって生成され、前記第2の増幅器の出力が前記シャントレギュレータの電圧を補正することを特徴とする請求項1ないし3のいずれかに記載の電源回路を提供する。

【0011】

【発明の実施の形態】以下、この発明の実施形態について図を参照しながら説明する。図1はこの発明の第1の実施形態による電源回路の回路図である。図1はスイッチング電源であり、入力電圧23をスイッチング部1に入力し、このスイッチング部1の出力パルス電圧を整流ダイオード2、3、コイル4、6およびコンデンサ5、7によって構成された平滑フィルタで平滑し、直流電圧を負荷22へ出力する回路である。

【0012】前記スイッチング部のパルス幅制御は、出力電圧を入力電圧23や負荷22の変動でも安定化するために、平滑フィルタの1段目（図のA点）より出力電圧を検出し、ツエナーダイオード13による基準電圧との誤差電圧を増幅器8によって増幅して図のDuty

ら帰還することにより、前記スイッチング部1のパルス幅を制御するようになっている。また、平滑フィルタは2段構成として、負荷へのリップルノイズを低減する構成となっている。

【0013】この場合、平滑フィルタの2段目は負荷22へ流れる出力電流による電圧降下が発生するため負荷22が変動すると、この電圧降下も変動して負荷22の電圧安定度が悪くなる。そこで、增幅器9によってこの電圧降下を検出して前記出力電圧検出値を微調整することによって2段目平滑フィルタのコイル6の電圧降下を相殺し、負荷22が変化しても安定な出力電圧を得るようにしている。

【0014】さらに、出力電圧の帰還を1段目の平滑フィルタの後（図のA点）から行い、2段目の平滑フィルタの電圧降下分は、負荷22からのもう一つの電圧検出（図のB点）による増幅器9の帰還回路によって前記スイッチング部1のパルス幅を制御することで帰還による制御系の安定が容易に確保できる構成とすることができたものである。

【0015】 次に回路構成の詳細について図1を参照して説明する。この図の実施形態の電源回路の出力部としては、スイッチング部1のプラス出力OUT+をダイオード2のアノードに接続、スイッチング部1のマイナス出力OUT-をダイオード3のアノードに接続、ダイオード2及びダイオード3のカソード同士を接続して整流回路を構成する。ダイオード3のアノードはグランドへ接続する。また、ダイオード3のカソードは、平滑回路のコイル4の一端へ接続し、コイル4の他端は平滑回路のコンデンサ5の一端とコイル6の一端へ接続される。コンデンサ5の他端はグランドへ接続する。コイル6の他端はコンデンサ7の一端へ接続し、コンデンサ7の他端はグランドへ接続する。コイル6とコンデンサ7で2段目の平滑フィルタを構成する。コイル6とコンデンサ7の接続点(図のB点)とグランドから負荷22へ導く。

【0016】一方、コイル4とコイル6の接続点（図のA点）とグランドとの間に抵抗15と抵抗16を直列に挿入し分圧回路を構成する。抵抗15と抵抗16の接続点を増幅器8のプラス入力端子へ接続する。また、コイル4とコイル6の接続点から抵抗14を介してツェナーダイオード13のカソードへ接続しツェナーダイオード13のアノードはグランドへ接続する。ツェナーダイオード13は本電源回路の出力電圧を安定化するための基準電圧である。ツェナーダイオード13のカソードは、インピーダンス10を介して、増幅器8のマイナス入力へ接続する。

$$V_{out} = V_{in} \times T' / T \times n_2/n_1 \dots \quad (2)$$

【0022】更に、この1段目の平滑フィルタの後段にコイル6とコンデンサ7による2段目の平滑フィルタを通り負荷22へ導かれる。1段目の平滑フィルタにより

【0017】また、増幅器8の出力はスイッチング部のパルス幅制御入力へ接続する。増幅器8の出力と増幅器8のマイナス入力間にインピーダンス11を接続する。増幅器8はプラス入力電圧と基準電圧を比較し、誤差電圧を増幅し、パルス幅を制御することで、検出点であるコイル4とコイル6の接続点の電圧を一定に制御する。

【0018】そして更に、コイル6とコンデンサ7の接続点とグランドとの間に抵抗20と抵抗21を直列に挿入し分圧回路を構成する。そして、抵抗20と抵抗21の接続点より増幅器9のプラス入力端子へ接続する。一方、コイル4とコイル6の接続点とグランドの間に抵抗18と抵抗19を直列に挿入しこれも分圧回路を構成する。

【0019】そして、抵抗18と抵抗19の接続点から增幅器9のマイナス入力端子へ接続する。增幅器9の出力は抵抗17を介して抵抗15と抵抗16の前記接続点へ接続する。增幅器9のマイナス入力端子と出力端子の間にはインピーダンス12を接続する。增幅器8及び増幅器9のプラス電源はコイル4とコイル6の接続点へ、マイナス電源はグラウンドへ接続する。増幅器9は負荷端の本電源回路による出力電圧と1段目の平滑フィルタの後であるコイル4とコイル6の接続点の電圧降下を検出し増幅して増幅器8のプラス入力電圧を変化させる作用を持つ。

【0020】本発明の実施形態の動作について図1及び図4を参照しながら説明する。まず本発明の電源回路の電源としての基本部分の説明をする。この部分は、本発明の特徴となる部分ではないが、本発明には必要な条件となる。入力電圧23が電源回路の入力端子（図1ではDCIN+、DCIN-と表記）に入力されると、スイッチング部1でスイッチングにより図4のごとくパルス状波形に変換される。このパルス状波形は、スイッチング部1の出力端子（図1ではOUT+、OUT-と表記）整流ダイオード2及び整流ダイオード3により整流され、コイル4とコンデンサ5による1段目の平滑フィルタで直流通電圧に重び変換される。

【0021】また、この時の整流・平滑された直流電圧値は、図4のTとT'の比で決定されT'の割合が大きければ電圧が上昇し、小さければ下降する。この時の直流電圧値 V_{out} は、入力電圧23を V_{in} とすると、式(1)のように表現される。

$$V_{out} = V_{in} \times T' / T \dots \dots \dots (1)$$

また、スイッチング部 1 内に電源トランジスタが有って変圧される場合は、電源トランジスタの 1 次巻線を n_1 、2 次巻線を n_2 とした場合は、式 (2) のように表現される。

$$\times \ n_2 / n_1 \dots \quad (2)$$

整流電圧波形が平滑された直流電圧は、増幅器8によりスイッチング部1へフィードバック制御され安定化される。まず、抵抗15及び抵抗16により分圧され、増幅

器8のプラス入力端子へ入力される。

【0023】一方、ツェナーダイオード13により発生された基準電圧は、インピーダンス10を通り増幅器8のマイナス入力端子へ入力される。ツェナーダイオード13の電流は、前期1段目の平滑フィルタで平滑された直流電圧から抵抗14を介して供給される。増幅器8は、プラス入力端子の電圧をマイナス入力端子の電圧と比較し、この比較された電圧を増幅し増幅器8の出力端子からスイッチング部1のパルス幅制御入力端子（図1ではDutyと表記）へ出力される。この増幅器8の増幅率はインピーダンス10とインピーダンス11の比により決定される。

【0024】そして、入力電圧23の変動や負荷22の変動があった場合に1段目の平滑フィルタで平滑された直流電圧は、この増幅器8により安定に制御される。しかしながらコイル6及びコンデンサ7にて構成される2段目の平滑フィルタに流れる電流が負荷22の変動により変化することによる電圧降下の変動については、前述した回路の構成のみでは押さえることが出来ない。そこでこの実施形態は、以下に説明する回路によりこの電圧降下を補正することを可能とするものである。負荷22に出力された電圧を抵抗20及び抵抗21により分圧し増幅器9のプラス入力端子へ入力する。

【0025】一方、1段目の平滑フィルタと2段目の平

$$V_o = ((R15 \cdot R17 + R15 \cdot R16 + R16 \cdot R17) / (R16 \cdot R17)) \cdot V_r - R15 / R17 \cdot V_p \dots \dots \quad (3)$$

【0028】たとえば、R15からR17全てが1 [KΩ]で、Vrが2.5 [V]だと仮定すると、Vpが1 [V]の時Voは6.5 [V]となり、Vpが3 [V]はVoが4.5 [V]となる。増幅器9の安定度は、インピーダンス12及び抵抗17により変化させることが出来る。また、抵抗17を大きくすることで、増幅器9からの帰還量を小さくすることが出来る。この実施形態の電源回路では、1段目の平滑フィルタより帰還することにより、図7に示す従来の回路のように2段目の平滑フィルタから帰還するよりも位相の遅れが少なく出来ることから、帰還による制御系の安定が容易に確保できる。

【0029】次に本発明の第2および第3の実施形態について説明する。図2は、図1における増幅器8及び増幅器9の電源電圧、そしてツェナーダイオードへの電源電圧を供給する接続を図示のように変更したものである。図3は、図1のツェナーダイオード13をシャントレギュレータ26に置き換え、増幅器9の出力を抵抗17を介してシャントレギュレータ26のリファレンスへ接続したものである。シャントレギュレータ26のカソードとリファレンス、リファレンスとアノードの間にはそれぞれ抵抗24、抵抗25を接続する。

【0030】増幅器9の出力が変化するところまでは図1と同じであるが、この実施形態では、シャントレギュ

滑フィルタ間の電圧を抵抗18及び抵抗19にて分圧し、増幅器9のマイナス入力端子へ入力する。増幅器9は、負荷22の直流電圧と1段目の平滑フィルタで平滑された直流電圧をそれぞれを分圧した電圧同士を比較し、その誤差電圧を増幅する。増幅器9の増幅率は抵抗18と抵抗19の並列合成抵抗とインピーダンス12の比により決定される。

【0026】増幅器9の出力電圧は抵抗17を介して増幅器8のプラス入力端子へ接続する。増幅器9の増幅率は、2段目の平滑フィルタの電圧降下分をちょうど補正する分の電圧変化を増幅器8のプラス入力端子に生じさせることで増幅器8を介して、スイッチング部1のパルス幅制御入力（図1ではDutyと表記）に変化を与える、図4におけるパルス幅T'を変化させ、2段目の平滑フィルタへの直流電圧を安定化することが出来る。

【0027】言い換えれば、増幅器9は2段目の平滑フィルタの電圧降下分を打ち消す分のパルス幅制御をスイッチング部1に作用させる制御回路ということである。増幅器9の出力電圧をVpとして、ツェナーダイオード13のカソード電圧をVrとし、1段目の平滑フィルタで平滑された直流電圧をVoとおき、更に抵抗15から抵抗17をそれぞれR15からR17とした場合、これらの関係を以下の式（3）に示す。

$$V_o = ((R15 \cdot R17 + R15 \cdot R16 + R16 \cdot R17) / (R16 \cdot R17)) \cdot V_r - R15 / R17 \cdot V_p \dots \dots \quad (3)$$

レータ26を基準電圧として使用し、増幅器9の出力電圧によりシャントレギュレータのリファレンス電圧を変化させ、基準電圧となるカソード電圧を変化させる。図1では増幅器8のプラス入力端子電圧を増幅器9の出力電圧で変化させたが、この実施形態では、反対に増幅器8のマイナス入力端子電圧を変化させる。図5は、図1におけるスイッチング部1内部にパルストラnsを用いた場合のスイッチング部1の出力端子のパルス波形の例であり、この場合も同様の効果が得られる。

【0031】以上、本発明の一実施形態の動作を図面を参照して詳述してきたが、本発明はこの実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等があつても本発明に含まれる。たとえば、図1におけるツェナーダイオード13は他の基準電圧源と置き換えが出来、シャントレギュレータ等のICと置き換えるてもよい。

【0032】

【発明の効果】これまでに説明したように、この発明によれば、電源の出力電圧の検出を1段目の平滑フィルタのコイル4と2段目の平滑フィルタのコイル6の接続点から行っているため、負荷22の変化が大きいとコイル6及び回路を接続するプリント基板の銅箔パターンや接続線の抵抗により負荷22の両端の電圧が本来変動するところを安定にすることが出来るという効果が得られ

る。

【0033】また、前述のごとく、電源の出力電圧の検出を1段目の平滑フィルタのコイル4と2段目の平滑フィルタコイル6の接続点から行っているため、電圧帰還ループ内にLとCによるフィルタが2段入らず、位相が180°遅れることによる発振を防止するという効果が得られる。

【図面の簡単な説明】

【図1】 本発明の第1の実施形態による電源回路の構成を示す回路図である。

【図2】 本発明の第2の実施形態による電源回路の構成を示す回路図である。

【図3】 本発明の第3の実施形態による電源回路の構成を示す回路図である

【図4】 パルス状波形の例を示す図である。

【図5】 パルス状波形の例を示す図である。

【図6】 従来の電源回路の第1の回路例を示す図である

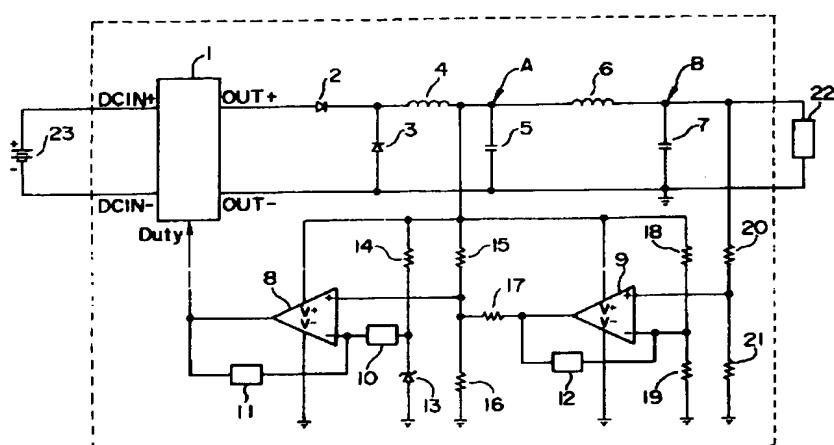
る。

【図7】 従来の電源回路の第2の回路例を示す図である。

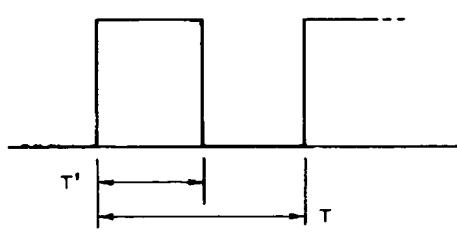
【符号の説明】

1 …スイッチング部
 2、3 …整流ダイオード
 4、6 …コイル
 5、7 …コンデンサ
 8、9 …増幅器
 10～12 …インピーダンス
 13 …ツエナーダイオード
 14～21 …抵抗
 22 …負荷
 23 …入力電圧
 24、25 …抵抗
 26 …シャントレギュレータ

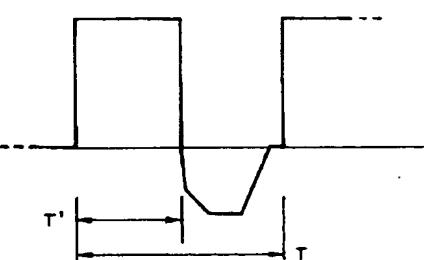
[圖 1]



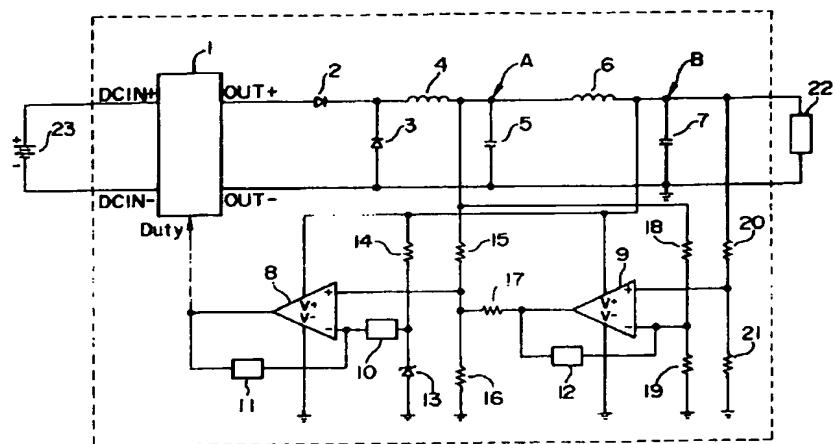
[図4]



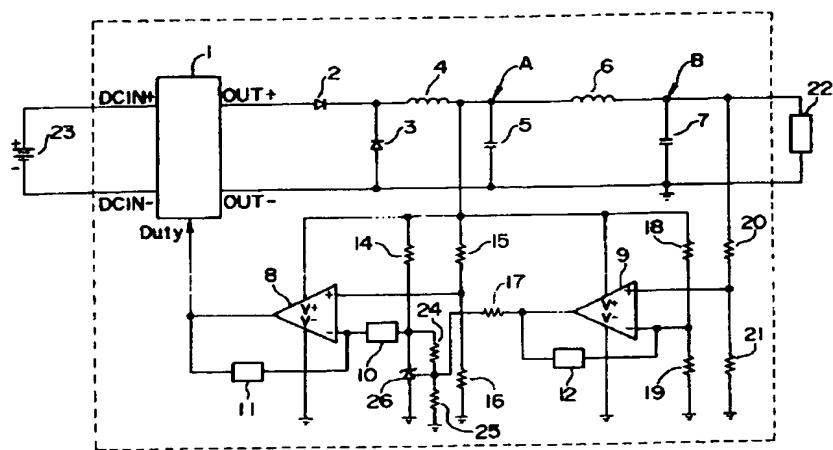
【図5】



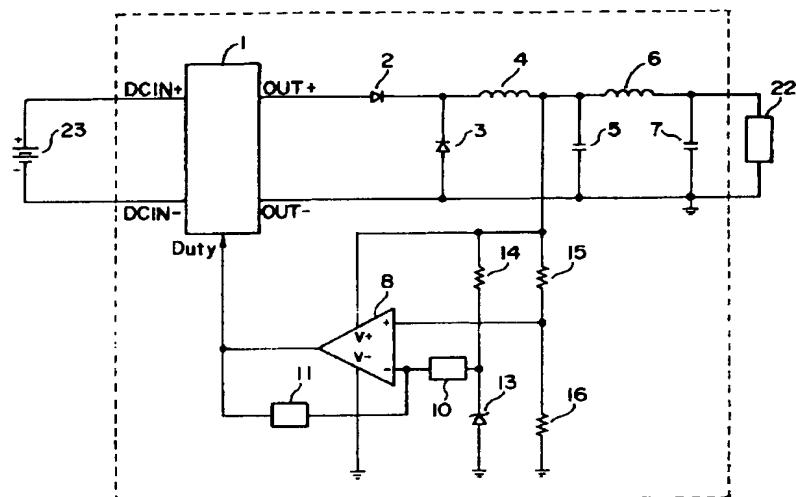
【图2】



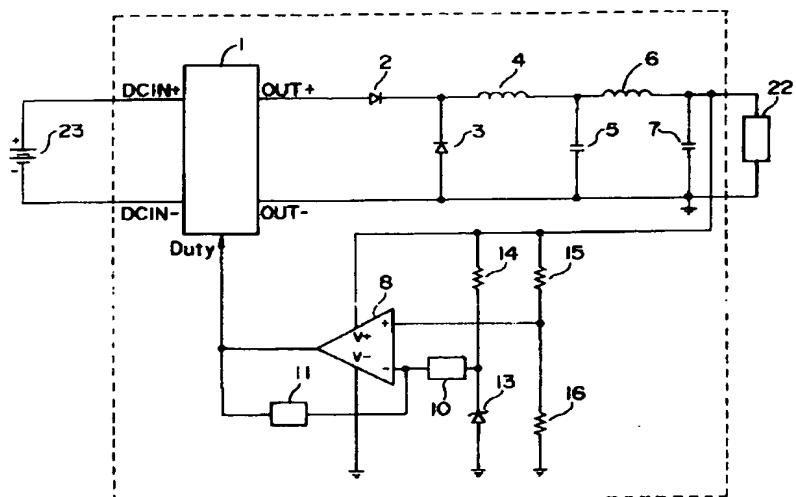
【図3】



【図6】



【図7】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.